

System komputerowy Odra 1304

Koncepcja instalacji systemowego oprogramowania ICL 1904 na nieistniejącym jeszcze procesorze Odra 1304 już sama w sobie była niezwykła. Nie zabrakło więc i sceptyków, ani w zakładzie macierzystym, ani wśród konkurencyjnych w stosunku do ELWRO instytucjach komputerowych w Polsce. Na szczęście, szefem i koordynatorem procesu logicznej adaptacji funkcji procesora ICL 1904 wkładanego w strukturę nowej jednostki centralnej Odra 1304 był cieszący się powszechnym autorytetem Thanasis Kamburelis. To on opracował robocze założenia projektowe dla niewielkiej grupy młodych entuzjastów logicznych zatrudnionych w biurze konstrukcyjnym Ośrodka Badawczo-Rozwojowego ELWRO i on nadzorował przebieg prac inżynierskich – mimo swego matematycznego wykształcenia na Uniwersytecie Wrocławskim. Także przez niego były rozstrzygane wątpliwości, a jeśli to było niemożliwe, starał się je wyjaśniać w trakcie zespołowych konsultacji w Manchester (*hardware*) bądź w Stevenage (*software*). Jego znajomość wszystkich dotychczasowych projektów komputerowych w ELWRO oraz światowych trendów w tej dziedzinie niezwykle była pomocna, ale jednocześnie powodowała pielgrzymki różnej maści patentów, którzy chcieli mieć pogląd, rozszerzyć swą wiedzę czy zlecić mu opracowanie na jakiś komputerowy temat.

Nowatorska jak na owe czasy technika sterowania pracą komputera za pomocą pamięci stałej ROM (technika hybrydowo-tranzystorowa, pojemność 2K, długość 44 bity, czas repetycji 2 μ s, czas dostępu poniżej mikrosekundy) nie była dotąd stosowana w żadnym znanym systemie komputerowym produkowanym w krajach RWPG poza wcześniejszym wrocławskim procesorem Odra 1204. Było to osiągnięcie techniczne uzyskane w zespole inżynierskim nieżyjącego już Andrzeja Zasady, który był niezwykle zaangażowany w konstrukcję nowego procesora Odra 1304. Nawet Anglicy nie mieli mikroprogramowego sterowania w swej rodzinie maszyn serii 1900, zaś sama koncepcja takiego rozwiązania znana była jedynie z przecieków w literaturze. Trzeba w tym miejscu wyraźnie podkreślić, że brytyjski koncern ICL słynął z niezwykle zaawansowanych rozwiązań programowych (system operacyjny GEORGE3 nie miał konkurencyjnego rozwiązania na świecie), ale odnośnie technologii wytwarzania samych procesorów wcale nie był on światowym liderem. Można ogólnie skonstatować, że pod tym względem i w tym momencie czasu wcale nie byliśmy od nich gorsi.

Bardzo dokładną zgodność z wszelkimi szczegółami – bez jakichkolwiek odstępstw technicznych – należało jednakże zapewnić procedurze obsługi wielopoziomowych przerwań oraz znakowej transmisji asynchronicznej (znak zawierał 6 bitów), a także chwilowym wstrzymaniom pracy procesora na czas kontaktu kanałów z pamięcią operacyjną. Podobną zgodność należało zapewnić synchronicznej współpracy z szybkimi pamięciami zewnętrznymi poprzez zainstalowane w jednostce centralnej

kanały buforowane (4 kanały). Jedynie takie podejście gwarantowało uzyskanie dwustronnej wymiany urządzeń zewnętrznych na ogólnej zasadzie, iż każdy moduł zewnętrzny ICL 1900 winien współdziałać z procesorem Odra 1304 oraz dowolne nowe urządzenie peryferyjne krajowej produkcji winno funkcjonować z oryginałem ICL 1904. Mimo wielu logicznie podobnych z nazwy podzespołów komputerowych, nowy procesor Odra 1304 od strony technicznej diametralnie różnił się całym swym wyposażeniem wewnętrznym i zewnętrznym od pierwowzoru ICL 1904. Zwłaszcza, że zastosowanie mikroprogramowego sterowania pomniejszyło łączną kubaturę jednostki centralnej do 40% oryginału, a wdrożenie modułowej pamięci ferrytowej 32K (cykl 6 mikrosekund) było wtedy osiągnięciem na światową skalę i zasadniczo wpływało na szybkość i efektywność całego systemu przetwarzania danych.

Unikatową cechą procesora Odra 1304 była jego wieloprogramowość (do 4 programów pod systemem E6BM), zarządzana z poziomu jądra operacyjnego systemu, z silnym wsparciem przez rozwiązania techniczne zaimplementowane w procesorze. Ta nie stosowana wtedy w innych komputerach funkcja (zgodna z ogólną filozofią wszystkich procesorów ICL), niezwykle skutecznie chroniła oprogramowanie systemowe przed jego uszkodzeniem ze strony niepoprawnie wykonanych programów użytkowych, a zwłaszcza przed złośliwym atakowaniem systemu z poziomu użytkownika. Każdy uruchamiany program otrzymywał bowiem ściśle zdefiniowany obszar pamięci operacyjnej dla swych potrzeb – systemowo definiowany przez dwa fizyczne mu przyporządkowane rejestry adresowe (dolny Datum i górny Limit). Jakakolwiek próba kontaktu programu użytkowego poza wyznaczony mu obszar była wychwytywana układowo i otrzymywała atrybut nielegalności, a rezultacie powodowała jego zawieszenie z odesłaniem do programowej korekty. Takie nowatorskie rozwiązanie zapewniało niezwykłą dyspozycyjność i odporność wieloprogramowego systemu operacyjnego na wszelkie nierozważne zachowania użytkowników. W całej historii eksploatacji systemu Odra 1304 zdarzył się bodajże tylko jeden specyficzny przypadek niesprawności z tego tytułu. Jego przyczyną był błąd w projekcie procesora – usunięty po zlokalizowaniu problemu.

Zaledwie po rocznym konstruowaniu (projekt, dokumentacja, konstrukcja, montaż, uruchomienie, testy zgodności) powstał w połowie 1968 r. sprawdzony na testach model procesora (odbiór przez komisję państwową), a po dwu latach od zawarcia umowy z ICL z taśmy montażowej w ELWRO spłynęło (początek 1969 r.) pierwszych 8 prototypowych jednostek centralnych Odra 1304 – również dokładnie sprawdzanych na zgodność z funkcjami komputera ICL 1904. Szybkiemu powstaniu projektu oraz sprawnemu uruchomieniu procesora Odra 1304 sprzyjał fakt, że w konstrukcji zastosowano wiele wcześniej sprawdzonych rozwiązań, już znajdujących się w seryjnej produkcji procesora Odra 1204. Należały do nich przede wszystkim: zmodyfikowana pamięć mikroprogramów (ferrytowa ROM, pojemność 2K, długość słowa 44 bity, cykl 2 μ s), zmodernizowane bloki pamięci operacyjnej RAM (moduły pamięci ferrytowej 16K lub 32K), identyczna technika funkcyjnych na krzemie jak w Odra 1204 (druga generacja), ten sam sposób wytwarzania i testowania pakietów dwuwarstwowych, podobna automatyka i konstrukcja modułowych zasilaczy napięć stałych rozlokowanych w każdej ramie procesora oraz zastosowanie identycznych jak w Odra 1204 złącz pakietowych tylnej kasety jednostki centralnej. Zasadnicze zmiany dotyczyły głównie struktury logicznej, która musiała być inna i całkowicie zgodna z architekturą ICL 1904.